

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-097510
 (43)Date of publication of application : 08.04.1994

(51)Int.Cl. H01L 33/00
 H01L 31/02
 // H01L 31/10

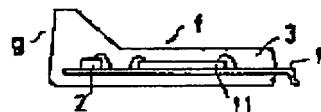
(21)Application number : 04-242423 (71)Applicant : TOSHIBA CORP
 TOSHIBA ELECTRON ENG CORP
 (22)Date of filing : 11.09.1992 (72)Inventor : SAKURA NARIYUKI
 SUGIZAKI MASAYUKI

(54) SMALL-SIZED OPTICAL SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To realize high speed processing through the control of stray capacitance and induced inductance L by setting the height of a small size optical semiconductor device after mounting on a printed circuit board lower than the height of a device of the prior art and also laying orderly inner leads.

CONSTITUTION: An optical semiconductor element 2 and an integrated circuit for driving the same are mounted in such a manner that the printed circuit board becomes in parallel with inner leads for considering introduction of multi-pin structure by utilizing a plate type conductive material such as DIP, instead of using SIP in the prior art. Therefore, a light transmitting resin 3 to be molded is provided with a projected portion at the outside of the flat area corresponding to an optical fiber. As a result, the light axis extended from an optical fiber or an optical semiconductor element 2 is bent almost at the right angle at the interface of the light transmitting resin 3 and thereby a compact device ensuring high speed operation can be obtained by controlling a stray capacitance and a induced inductance L.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-97510

(43)公開日 平成6年(1994)4月8日

(51)Int.Cl. ⁵ H 01 L 33/00 31/02 // H 01 L 31/10	識別記号 M 7514-4M	序内整理番号 F I	技術表示箇所
	7210-4M 8422-4M	H 01 L 31/ 02 31/ 10	B Z
審査請求 未請求 請求項の数1(全4頁)			

(21)出願番号 特願平4-242423

(22)出願日 平成4年(1992)9月11日

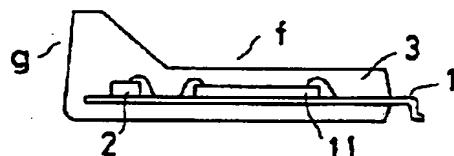
(71)出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(71)出願人 000221339
東芝電子エンジニアリング株式会社
神奈川県川崎市川崎区日進町7番地1
(72)発明者 佐倉 成之
神奈川県川崎市幸区堀川町72番地 株式会
社東芝堀川町工場内
(72)発明者 杉崎 雅之
神奈川県川崎市川崎区日進町7番地1 東
芝電子エンジニアリング株式会社内
(74)代理人 弁理士 大胡 典夫

(54)【発明の名称】 小型光半導体装置

(57)【要約】

【目的】 プリント基板に実装後的小型光半導体装置の高さを従来より低くすると共に、インナーリードの配線を整然とすることにより浮遊容量及び誘導Lを抑制して高速化を目指す点。

【構成】 光半導体素子及びその駆動用集積回路をマウントするのに、従来のようにSIPでなくDIPなどの板状の導電性金属を利用して多ピン化に対応し、プリント基板とインナーリードが平行になるようする。従って、モールドする透光性樹脂には、平坦部の外に形成する突出部を光ファイバに対応して設置する。この結果、光ファイバまたは光半導体素子からの光軸は、透光性樹脂界面でほぼ直角に曲がり、コンパクトで浮遊容量及び誘導Lを抑制して高速化が得られる。



【特許請求の範囲】

【請求項1】 板状の導電性金属に電気的に接続する光半導体素子と、この光半導体素子を埋込む封止透光性樹脂層と、前記板状の導電性金属の主面にほぼ沿って配置する光ファイバーの第1の光軸と、前記板状の導電性金属の主面に交差する光半導体素子または光ファイバーからの第2の光軸と、この第2の光軸と第1の光軸が交わる前記封止透光性樹脂層部分に設置する突出部とを具備し、この突出部に到達する光軸が曲がって光ファイバーまたは光半導体素子に結合することを特徴とする小型光半導体装置

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、発光素子または受光素子即ち光半導体素子をいわゆるトランシーファモールド(Transfer Mold)法により透光性プラスチックで封止した小型光半導体装置の改良に関する。

【0002】

【従来の技術】 光ファイバに光を結合するかまたは、光ファイバからの光を結合するのに、光半導体素子を利用する小型光半導体装置が知られている。これを図1～図3及び図13により説明すると、図2に明らかなように、SIP(Single In Line Package)型のリードフレーム即ち板状の導電性金属1にマウントする光半導体素子2は、モールド法(Transfer Mold以後モールドと略す)により透光性樹脂層3内に埋込まれる。

【0003】 透光性樹脂層3には、レンズ4を形成して光の伝達を効率的に行っており、図3に示すように光ファイバ5は、板状の導電性金属1の主面の垂直な方向に配置するのが通常である。

【0004】 図1は、小型光半導体素子6の外形図であり、それをA-A線で切断した断面図が図2、図3に小型光半導体素子6をプリント基板7に実装した状態を示している。図1の外形図にあるように光半導体素子2をマウントするリードフレーム8には、外部接続用に電源用の端子A、信号用端子B及びグランド用端子Cを形成しており、各端子間の距離は、ほぼ2.54mmである。

【0005】 また、小型光半導体素子6を実装するには、透光性樹脂層3内に埋込んだ光半導体素子2に電気的に接続するリードフレーム8をプリント基板7に半田9により固着して小型光半導体装置10を完成する(図3参照)。

【0006】 これに対して光ファイバ5は、図3に明らかなように透光性樹脂層3に形成するレンズ4に対向し、システム8の端子に対して直角に交差する形を換えると板状の導電性金属1を縦方向に立てたことになる。なお図3におけるリードフレーム8に連続したものは、モールド工程で使用する金型のすじが透光性樹脂層3に付いたもので、この後の透光性樹脂層3内に板状の導電

性金属1が位置することになる。レンズ4は、集光効果を狙ったものである。

【0007】

【発明が解決しようとする課題】 図3の実装状態に明らかなように、板状の導電性金属1は、プリント基板7に垂直に取付けるので、小型光半導体装置6の高さが10mm程度と高くなる。

【0008】 しかも、実装状態から板状の導電性金属1のアウターリード(透光性樹脂層3外に導出したインナーリード)は、一方向にしか取出せない。一方小型光半導体装置6には、光半導体素子2の外に信号処理用の集積回路素子(図示せず)を透光性樹脂層3内に設置しており、当然光半導体素子2及びシステム8の端子に電気的に接続する。従って図13に示すようにインナーリードも当然複雑になるので小形化の妨げになる外に、インナーリードによる誘導し、浮遊容量Cの増加によって高速化が進まない。なお、図13における記号dは、インナーリードとシステムの電気的接続状態を示す。

【0009】 本発明は、このような事情に成されたもので、特に、プリント基板への実装後の形状をコンパクト(Compact)にすると共に、インナーリードの配線を整然として浮遊容量を抑制することを目的とする。

【0010】

【課題を解決するための手段】 板状の導電性金属に電気的に接続する光半導体素子と、この光半導体素子を埋込む封止透光性樹脂層と、前記板状の導電性金属の主軸にほぼ沿って配置する光ファイバーと、前記板状の導電性金属の主軸に交差する光半導体素子または光ファイバーからの光軸と、この光軸が交わる前記封止透光性樹脂層部分に設置する突出部とを具備し、この突出部に到達する光軸が曲がって光ファイバーまたは光半導体素子に結合することを特徴とする小型光半導体装置

【0011】

【作用】 本発明に係わる小型光半導体装置は、従来のいわゆる縦型から横型を採用することにより、表面実装に適した形状としてコンパクト化を達成する。このために板状の導電性金属としては、DIP(Dual Inline Package)型などとして多ピン化に対応すると同時にインナーリードの配線などを整然とする。プリント基板に対してインナーリードがほぼ平行に配置するため光ファイバと光半導体素子間の光軸は、プリント基板に垂直な方向となる。従って本発明の小型光半導体装置では、光半導体素子から放射した光軸を封止透光性樹脂層で反射させる手法を採った。

【0012】

【実施例】 本発明に係わる一実施例を図4～図12及び図14を参考して説明する。一実施例の構成を示す図4に明らかなようにリードフレームである板状の導電性金属1には、これから判然としないがDIPなどに見られるようにベッド部e(図14参照)に対応してインナーリ

ード12を設ける型を使用し、光半導体素子2の外に信号処理用の集積回路素子11も常法によりマウントする。光半導体素子2としては、LED、光トランジスタ、光ダイオードなどを利用し、光半導体素子2の駆動用集積回路素子11にバイポーラICやC/MOS将来BiMOSなどの複合素子を適用する。

【0013】図4は、小型光半導体装置の外形図であり、図5は図4をA-A線で切断した断面図である。板状の導電性金属1に形成するベッド部には、光半導体素子2と信号処理用の集積回路素子11を例えれば導電性ペーストを介して固着してマウントする。また、光半導体素子2と集積回路素子11更に板状の導電性金属1に設けるインナーリード12間に金属細線例えは金線14をボンディング法により圧着固定することにより電気的に接続して所定の配線を行う。続いて透光性プラスチック即ち透光性樹脂3によりインナーリード全体をモールドして図4の形状とする。この結果、ほぼ直方体に整形する平坦部分fと、その表面より突出した突出部gが形成され、透光性樹脂3の側面の1面乃至4面から導出するインナーリード12即ちアウターリード13の一部をカット(Cut)かつ整形して小型光半導体装置10を完成する。

【0014】インナーリード12の設計例として示す図14には、配線の複雑化を防いだいわゆる多ピン形状になつおり、従来のそれを示す図13と対応すると明らかに相違しており、整然と配列するインナーリード12により、浮遊容量Cや誘導Lが抑制でき、装置の高速動作が得られる。

【0015】更に、平坦部分fの外に突出部gを設置する点が本発明に係わる小型光半導体装置10の特徴であり、突出部gが光ファイバ5に対応する位置関係とする(図6参照)。従って、光半導体素子2から放射する光または光ファイバ5から出射する光軸が透光性樹脂3から成る突出部gに到達してほぼ直角に曲がる。また、光ファイバ5の軸は、板状の導電性金属1の正面に沿った形になる。

【0016】ところで、小型光半導体素子6の実装は、いわゆる表面実装方式であり、プリント基板7に例えれば半田9を介して固定するが、前記のように光半導体素子2または光ファイバ5からの光軸は、透光性樹脂3に設置する反射面即ちレンズ4により光軸を一度90°曲げる。従ってプリント基板7に平行、垂直でそれに近い角度で光ファイバ5または、光半導体素子2として設置する受動素子に結合する。

【0017】次に他の実施例を明らかにする図7～図12について説明する。図7は、平面状の反射面に代えて球面hまたは放物面iを設置する例であり、図8に図7をA-A線で切断した断面図を示した。両図から分るよう、光軸が到達する透光性樹脂3に球面または放物面のレンズ4を設置することにより多くの光を光ファイバ

5または光半導体素子2の受動素子に結合するために採る手段である。

【0018】図9は、光軸が透光性樹脂3を出る位置に部分球面レンズjとまぼこ型レンズkで構成する複合型レンズlを設置した例である。

【0019】図11は、図9をA-A線で切断した断面図であり、図10と図12は、図9と図11の要部であるレンズを拡大して示した図であり、特に図11のmを拡大したのが図12である。

【0020】

【発明の効果】本発明に係わる小型光半導体装置は、プリント基板に実装後の光半導体素子の高さを従来のそれよりも低く押さえられるので、プリント基板と密に配置できる。

【0021】また、アウターリードの多ピン化の際にも装置の高さを変えずに対応ができる。

【0022】しかもインナーリードの配置も整然とできるので、浮遊容量Cや誘導Lが抑制でき、装置の高速動作が得られるなどの効果がある。

【図面の簡単な説明】

【図1】従来の小型光半導体装置の外形図である。

【図2】図1をA-A線で切断した断面図である。

【図3】図1に示す小型光半導体素子の実装状態を示す図である。

【図4】本発明の小型光半導体装置の外形図である。

【図5】図4の断面図である。

【図6】本発明の小型光半導体装置の実装状態を示す断面図である。

【図7】本発明の小型光半導体装置の他の実施例を示す外形図である。

【図8】図7をA-A線で切断した断面図である。

【図9】本発明の小型光半導体装置の更に他の実施例を示す外形図である。

【図10】図9の要部を拡大した断面図である。

【図11】図9をA-A線で切断した断面図である。

【図12】図10の要部を拡大した断面図である。

【図13】従来の小型光半導体装置におけるインナーリードの配線状態を示す外形図である。

【図14】本発明の小型光半導体装置におけるインナーリードの配線状態を示す外形図である。

【符号の説明】

1：板状の導電性金属、

2：光半導体素子、

3：透光性樹脂、

4：レンズ、

5：光ファイバー、

6：小型光半導体素子、

7：プリント基板、

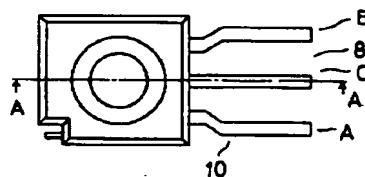
8：リードフレーム、

9：半田、

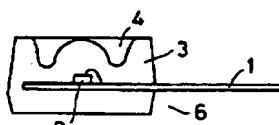
10: 小型光半導体装置、
11: 集積回路素子、

12: インナーリード、
13: アウターリード、

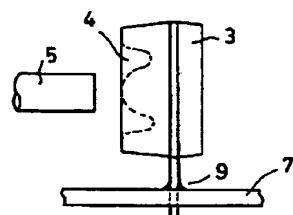
【図1】



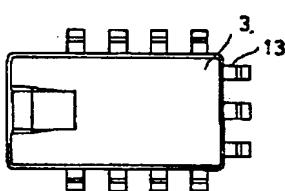
【図2】



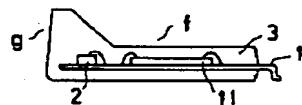
【図3】



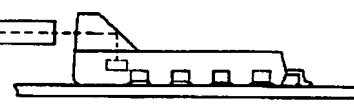
【図4】



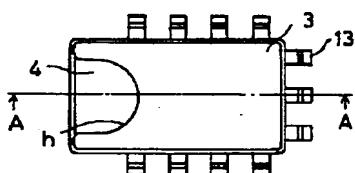
【図5】



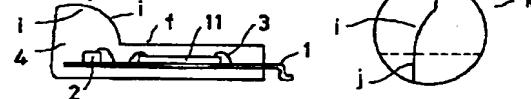
【図6】



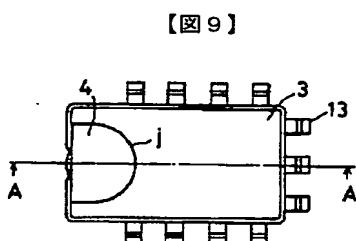
【図7】



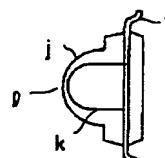
【図8】



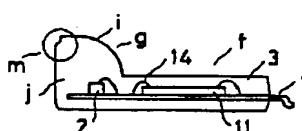
【図12】



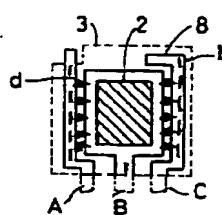
【図10】



【図11】



【図13】



【図14】

